

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-312242

(43)Date of publication of application : 28.11.1995

(51)Int.Cl.

H01R 9/09
H05K 1/18

(21)Application number : 06-103950

(71)Applicant : SHINANO POLYMER KK
SHIN ETSU POLYMER CO LTD

(22)Date of filing 18.05.1994

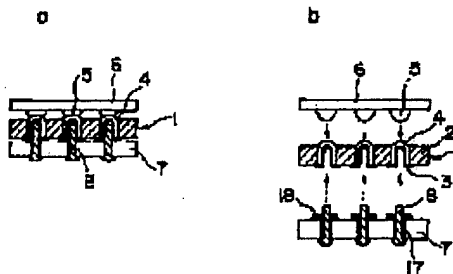
(72)Inventor : KONO FUMIO
IHARA KIYOMICHI
OGINO TSUTOMU

(54) CONNECTING METHOD AND CONNECTING STRUCTURE BETWEEN CIRCUIT BOARD AND SURFACE MOUNTING TYPE LSI

(57)Abstract:

PURPOSE: To provide a connecting method and connecting structure in which when mounting a surface mounting type LSI, particularly, BGA, LGA, or PLCC to a circuit board the LSI can easily be connected to and removed from the circuit board.

CONSTITUTION: A connector 1 is formed of terminal sockets 3 with solder contacts 4 forming the same pitch arrangement as the lead terminal arrangement of a surface mounting type LSI 6 when the surface mounting type LSI 6 is connected onto a circuit board 7, and a base 2 having these terminal sockets 3 with solder contact 4. In this connecting method and connecting structure between the circuit board 7 and the surface mounting type LSI 6, the surface mounting type LSI 6 is connected to the circuit board 7 having terminal pins 8 of the same pitch arrangement as the lead terminal arrangement of the surface mounting type LSI 6 through this connector 1.



LEGAL STATUS

[Date of request for examination] 09.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3309099

[Date of registration] 24.05.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-312242

(43) 公開日 平成7年(1995)11月28日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 R 9/09	Z	6901-5E		
	B	6901-5E		
H 0 5 K 1/18	U	8718-4E		

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平6-103950

(22) 出願日 平成6年(1994)5月18日

(71) 出願人 391028498

しなのポリマー株式会社

長野県松本市大字寿小赤字塚畑758番地

(71) 出願人 000190116

信越ポリマー株式会社

東京都中央区日本橋本町4丁目3番5号

(72) 発明者 河野 文夫

長野県塩尻市大字広丘壑石2146-5 しな

のポリマー株式会社第二技術部内

(72) 発明者 滑原 清道

長野県塩尻市大字広丘壑石2146-5 しな

のポリマー株式会社第二技術部内

(74) 代理人 弁理士 山本 亮一 (外1名)

最終頁に続く

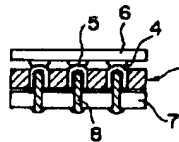
(54) 【発明の名称】 回路基板と表面実装型LSIとの接続方法、接続構造

(57) 【要約】 (修正有)

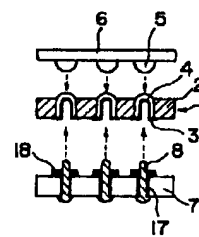
【目的】 表面実装型LSI、特にBGA、LGA、PLCCを回路基板に接続する際、LSIが容易に回路基板に接続または取り外しができる接続方法、接続構造を提供する。

【構成】 回路基板7上に表面実装型LSI6を接続する際、表面実装型LSI6のリード端子配列と同じピッチ配列を形成する半田接点4付き端子用ソケット3、及びこれら半田接点4付き端子用ソケット3を備えた基体2からなる接続体1を介して、表面実装型LSI6と表面実装型LSI6のリード端子配列と同じピッチ配列の端子ピン8を備えた回路基板7とを接続することを特徴とする回路基板7と表面実装型LSI6との接続方法、接続構造。

a



b



【特許請求の範囲】

【請求項1】 回路基板上に表面実装型LSIを接続する際、表面実装型LSIのリード端子配列と同じピッチ配列を形成する半田接点付き端子用ソケット、及びこれら半田接点付き端子用ソケットを備えた基体からなる接続体を介して、表面実装型LSIと表面実装型LSIのリード端子配列と同じピッチ配列の端子ピンを備えた回路基板とを接続することを特徴とする回路基板と表面実装型LSIとの接続方法、接続構造。

【請求項2】 接続体の端子用ソケットと回路基板とが端子ピンで接続され、表面実装型LSIのリード端子と接続体の半田接点とが半田の溶着により接続されることを特徴とする請求項1記載の回路基板と表面実装型LSIとの接続構造。

【請求項3】 表面実装型LSIのリード端子と接続体の半田接点の間に異方導電体を挟んで接続することを特徴とする請求項1記載の回路基板と表面実装型LSIとの接続方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は表面実装型LSI、特にBGA(ball grid array)、LGA(land grid array)、PLCC(plastic leaded chip carrier)など、リード端子がバンプ状端子(図3aの5)、平電極パッド状端子(図4aの9)、J形状端子(図4bの10)などの表面実装型LSIと回路基板との接続方法、接続構造に関するものである。

【0002】

【従来の技術】 従来、表面実装型LSIは種々あるが、QFP(quad flat package)、BQFP(quad flat package with bumper)あるいはSOP(small outline package)などでは、LSIパッケージよりリード端子(図6の16)が多数出しており、これら表面実装型LSI(図6の6、以下この段落は図6により説明するので図番号を省く)は回路基板7の回路パターン18に直接半田17付けするか、ICソケットを用いて接続しているが、近年これら表面実装型LSIのリード端子16のピッチが微細化し、リード端子数も多くなり(多ピン化)半田付けに高度な技術が必要となった。また、ICソケット(図示せず)も多ピン化・微細化が困難な状態であり、またLSIのリード端子16も微細化のため曲がったり、隣のリード端子と接触するなどして、取扱いが困難であった。またこれら表面実装型LSI6を一度回路基板7に半田17付けすると、回路不良、LSIの不良・内部破壊等で交換する場合など、交換作業が困難で微細な回路パターン18を破壊してしまうという問題があった。このように従来、回路基板7の回路パターン18に表面実装型LSI6のリード端子16を直接半田付

けており、半田17による端子間のブリッジ、半田不良、リード端子の曲がり、回路設計変更等不都合が多く、作業も補修も困難であり、しかも、補修による二次的の不良(LSIの破壊・回路パターンの剥離)を引き起こしていた。

【0003】

【発明が解決しようとする課題】 本発明はこれら従来の問題を解決する表面実装型LSIと回路基板との接続方法に関するものである。表面実装型LSIのリード端子についてはBGAのようにパッケージの底面に球形の半田をアレイ状に並べたり(以下バンプ状という)、LGAのようにパッケージの底面に平電極パッドをアレイ状に並べたり(以下平電極状という)、PLCCのようにパッケージの四つの側面のすべてにおいてリード端子ピンがJの形で並んでいる(以下J形状という)形式が開発されている。しかし、これらの表面実装型LSIと回路基板とは従来の方法で接続されており、何等問題解決にならなかった。発明者等は表面実装型LSIと回路基板との接続に前記のような種々の不都合を与える半田による接続方法に代る接続方法を鋭意検討した結果、回路基板との接続、取り外しが簡単にでき、しかも、表面実装型LSI(特に、BGA、LGA、PLCC)との接続も容易にできる接続方法、接続構造を見出し本発明を完成した。

【0004】

【課題を解決するための手段】 本発明は回路基板上に表面実装型LSIを接続する際、表面実装型LSIのリード端子配列と同じピッチ配列を形成する半田接点付き端子用ソケット、及びこれら半田接点付き端子用ソケットを備えた基体からなる接続体を介して、表面実装型LSIと表面実装型LSIのリード端子配列と同じピッチ配列の端子ピンを備えた回路基板とを接続することを特徴とする回路基板と表面実装型LSIとの接続方法、接続構造である。以下図3及び図4により本発明を詳細に説明する。本発明の接続方法、接続構造に使用される接続体(図3bの1)は基体(図3bの2)、例えば一般的に回路設計に使用されるプリント基板に、表面実装型LSI(図3bの6)のリード端子のバンプ状端子(図3bの5)、平電極状端子(図4aの9)、J形状端子(図4bの10)などのピッチと同ピッチの端子用ソケット(図3bの3)(ソケット内径0.2~0.5mm、長さ1.2~2.2mm)を設け、さらにソケット先端部およびソケット外周に半田を設け基体に固定する。その際ソケット先端部の半田接点(図3bの4)はリード端子との半田接続を容易に確実にを行うために半球形状にして基体表面より出しておく必要がある。その結果として、表面実装型LSIのリード端子との接続時に必要な部分のみ半田が溶着し、しかもバンプ状、平電極状、J形状のリード端子の高さ、形状、精度が一般的半導体リード精度の60~200 μ m程度であれば何等問題なく半田付けされ、半

田によるリーク不良がないばかりか、高度な半田付けの技術も必要としない。

【0005】また接続体（図3bの1）の端子用ソケット（図3bの3）のピッチは0.5、1.27、1.5、2.54mmが標準的である。これは表面実装型LSI6のバンパ状、平電極状、J形状のリード端子（図4bの10）の標準ピッチに基づいている。また、この接続体の端子用ソケット数は表面実装型LSIの端子数に応じて設ければ良く、マトリックス状または千鳥状に設けられ、BGAでは20〜360個が、LGAでは227、447、557個が、また、PLCCでは18〜84個が一般的である。回路基板（図3bの7）に設ける端子ピン（図3bの8）（ピン径0.2〜0.5mm、全長1.1〜2.1mm）は接続体と回路基板を接続する際、接続体の端子用ソケットに回路基板の端子ピンを挿入、取りはずしを行うことから、回路基板のパターン保護及び強度を考慮すると、この端子ピンは回路基板に貫通させておくこととよい。更に電気的接続も必要であるので、回路基板の回路パターン（図3bの18）と半田（図3bの17）で溶着し、回路基板面より0.5mm程度出ている。この端子ピン（図3bの8）の引っ張り力は接続体の端子用ソケットにより確実にグリップされていれば0.5mmに限定する必要はないが、回路基板への組み込み時の厚さをできるだけ薄くしたいことから、0.5〜1.0mm程度がよい。

【0006】このように、本発明の接続体1（この段落も図3bにより説明するので図番号を省く）の半田接点4と表面実装型LSI6のリード端子とを半田で接続し、接続体1の端子用ソケット3に回路基板7の端子ピン8を挿入することにより、表面実装型LSI6と回路基板7とが本発明の接続体を介して接続され、また、回路基板の不都合が生じたり、回路を変更する時には接続体を回路基板7の端子ピン8より抜いて回路変更を行い、表面実装型LSIには何等不都合を生じさせずに、回路変更を終了して、表面実装型LSIは接続体を介して再び回路基板と接続することができる。

【0007】また、本発明で使用する接続体を表面実装型LSIのリード端子と半田で直接接続せず、低インピーダンスの異方導電体（図3bの11）を介して、固定金具（図3bの15）などを用いて接続し、固定アッセンブリとし、次いで接続体の端子用ソケット（図3bの3）に回路基板（図3bの7）の端子ピン（図3bの8）を挿入することにより、表面実装型LSI（図3bの6）と回路基板（図3bの7）とを接続してもよい。この接続完了図を図3aに示す。

【0008】次に図5により異方導電体11について説明する。この異方導電体11は低インピーダンスとする必要から金属細線を導電体（図5aの12）とし、この導電体を絶縁体（図5aの13）、例えばシリコンゴムで固定する。これによれば低インピーダンスの極く薄い異方導電体（例えば厚さ0.2〜0.5mm程度）にすることがで

き、接続時のアッセンブリを薄くすることができる。またこの異方導電体（図5a及び5bの11）は導電体12を極細ピッチでマトリックス状（例えば、0.05mm、0.1mmピッチのマトリックス）とするか、または表面実装型LSIのリード端子と同ピッチ配列に複数の導電体（図5bの12）（3〜5本）を設けるか、あるいは前記複数の導電体の少なくとも片面を半田、あるいはメッキで導電体同士を繋ぎバンパ状あるいはラウンド状の導電集合部（図5c及び5dの14）としてもよい。このようにすることで、導電体単体による点接触ではなく面接触となり、よりいっそう安定した接続が可能となる。この異方導電体による接続方法は表面実装型LSIと接続体を異方導電体を間に挟んである程度の圧縮加重で固定する必要があるが、表面実装型LSIの内部破壊を防ぐにはなるべく加重を掛けないようにする必要があり、そのためには、この異方導電体をなるべく柔らかくしておくこととよい。異方導電体を柔らかくするには、絶縁体のゴム硬度を20〜50°H好ましくは20〜30°Hとし、また異方導電体を斜めに傾斜させることにより低加重による接続が可能となる。

【0009】このように異方導電体11（この段落は図3bにより説明するので図番号を省く）を介在させた接続方法でも、前出同様、表面実装型LSI6と回路基板7とが容易に接続され、また回路基板7に不都合が生じたり、回路を変更する時には回路基板7の端子ピン8を接続体1より抜くことにより、表面実装型LSI6には何等不都合を生じさせずに回路変更を行いその終了後には、表面実装型LSI6を接続体1を介して問題なく回路基板7と再接続させることができる。

【0010】

【実施例】

【実施例1】本発明に使用する接続体（図1の1）は、基体（図1の2）にマトリックス状に端子用ソケット（図1の3）および半田接点（図1の4）を設けてなるものである。まず厚さ1.0mmの基体（図1の2）（ガラス布基体エポキシ樹脂製）にピッチ1.5mmで84個のφ1.1mmのスルーホールを明け、銅メッキを施した。この銅メッキのスルーホールに黄銅製の端子用ソケット（図1の3）（長さ1.0mm、内径0.5mm）を設置し、半田でスルーホールと半田接着した。その際基体面上に半球形状の半田接点（図1の4）を設けた接続体を得た。この接続体（図1の1）の半球形状の半田接点（図1の4）と表面実装型LSI（図2aの6）（BGA）の84個のバンパ状端子（図2aの5）とを溶着し、接続体と表面実装型LSI（BGA）とを一体化させた。また、厚さ1.0mmの回路基板（図2aの7）（ガラス布基体エポキシ樹脂製）には接続体（図2aの1）と同様にピッチ1.5mmで84個のφ0.5mmのスルーホールを回路基板のパターン部に明け、銅メッキをした。このスルーホールに黄銅製の端子ピン（図2aの8）（長さ1.5mm）を設置

し、半田（図2bの17）で回路基板（図2bの7）の回路パターン（図2bの18）と半田接着した。この回路基板（図2bの7）の端子ピン（図2bの8）を表面実装型LSI（図2bの6）と一体化した接続体の端子用ソケット（図2bの3）に挿入し、接続を完了した。得られた接続構造体の誤接続はなかった。

【0011】〔実施例2〕本発明の接続体（実施例1と同形）と表面実装型LSI（BGA、実施例1と同じもの）の間に、異方導電体（図3aの11）をはさみ固定金具（図3aの15）により固定アッセンブリとした。この異方導電体（図3aの11）は金メッキの金属細線（φ0.05mm）を導電体（図5aの12）とし、厚さ0.3mmのシート（絶縁体）上に、ピッチ0.1mmでマトリックス状に配列したもので、絶縁体（図5aの13）には透明絶縁性のシリコーンゴム・KE-153 U〔信越化学工業（株）製商品名〕を用いた。図3bのようにこの異方導電体（図3bの11）を接続体（図3bの1）の半田接点（図3bの4）側に載せ、さらに表面実装型LSI（図3bの6）のバンプ形状端子（図3bの5）が異方導電体（図3bの11）を介して接続体の半田接点と接続するように、

【0012】

【発明の効果】本発明の接続方法は、接続体を表面実装型LSI特にBGA、LGA、PLCCの端子と半田接点の半田により溶着し接続するため、表面実装型LSIに余分な加重をかけることなく、また高度な半田付け技術を必要とせず作業ができ、しかも特殊な設備も必要とせず、接続コストも低くすることができ、また半田付けや、補修による不良の発生なしに表面実装型LSIと*

* 接続体のセットを回路基板に接続したり、取り外しを容易に行うことができ電子部品の組み込み作業コストの低減、および歩留まりが良くなり、品質も向上する。

【図面の簡単な説明】

【図1】本発明に使用される接続体の縦断面図。

【図2】a 本発明の接続方法、接続構造を説明する縦断面図。

b 本発明の接続方法、接続構造を説明する分解図。

【図3】a 異方導電体を用いた本発明の接続方法、接続構造を説明する縦断面図。

b 異方導電体を用いた本発明の接続方法、接続構造を説明する分解図。

【図4】a 本発明の他の接続方法、接続構造を説明する縦断面図。

b 本発明の更に他の接続方法、接続構造を説明する縦断面図。

【図5】a 極細ピッチマトリックス状の異方導電体の斜視図。

b 複数導電体が表面実装型LSIと同ピッチである異方導電体の斜視図。

c 複数導電体を集合した異方導電体の斜視図。

d 複数導電体を集合した異方導電体の縦断面図。

【図6】従来の接続方法を説明する縦断面図。

【符号の説明】

1・・・接続体、 2・・・基板、 3・・・端子用ソケット、 4・・・半田接点、 5・・・バンプ形状端子、 6・・・表面実装型LSI、 7・・・回路基板、 8・・・端子ピン、 9・・・平電極パッド形状端子、 10・・・J形状端子、 11・・・異方導電体、 12・・・導電体、 13・・・絶縁体、 14・・・導電集合部、 15・・・固定金具、 16・・・リード端子、 17・・・半田、 18・・・回路パターン。

【図

【図2

【図

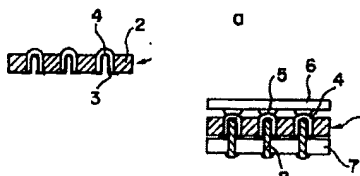
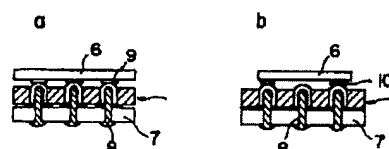
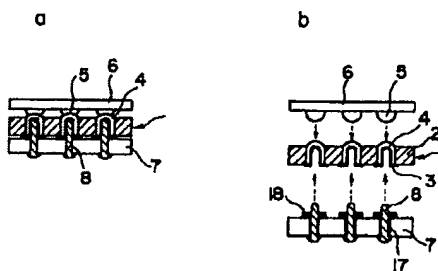
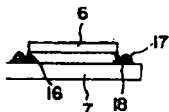
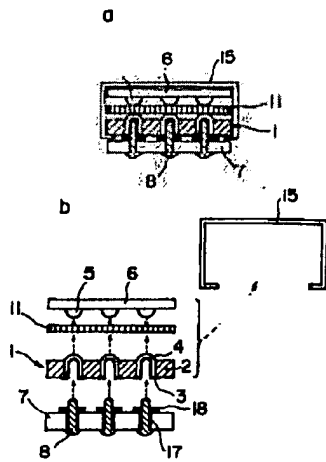


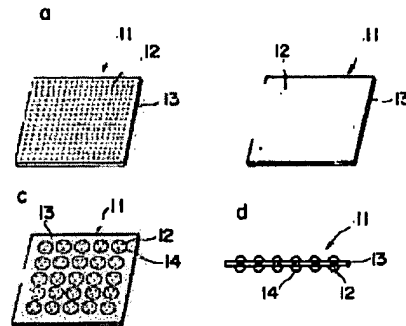
図6



【図 3】



【図 5】



【手続補正書】

【提出日】平成6年6月13日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】請求項

【補正方法】変更

【補正内容】

【請求項 1】 回路基板上に表面実装型 L S を接続す*

* る際、表面実装型 L S I のリード端子配列と同じピッチ配列を形成する半田接点付き端子用ソケット、及びこれら半田接点付き端子用ソケットを備えた基体からなる接続体を介して、表面実装型 L S I と表面実装型 L S I のリード端子配列と同じピッチ配列の端子ピンを備えた回路基板とを接続することを特徴とする回路基板と表面実装型 L S I との接続方法。

フロントページの続き

(72)発明者 荻野 勉

長野県塩尻市大字広丘堅石2146-5

のポリマー株式会社第二技術部内